

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

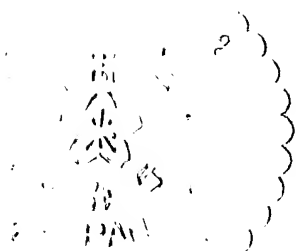
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 3 年   2 月   6 日  
Date of Application:

出 願 番 号            特 願 2 0 0 3 - 0 2 9 6 5 6  
Application Number:  
[ST. 10/C]:            [ J P 2 0 0 3 - 0 2 9 6 5 6 ]

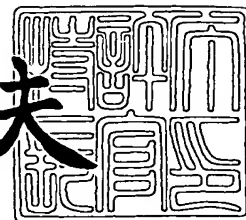
出      願      人            セイコーエプソン株式会社  
Applicant(s):



2 0 0 3 年 1 2 月   1 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 EP-0425401

【提出日】 平成15年 2月 6日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/00

【発明者】

    【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

    【氏名】 青木 幸司

【特許出願人】

    【識別番号】 000002369

    【氏名又は名称】 セイコーエプソン株式会社

【代理人】

    【識別番号】 100090479

    【弁理士】

    【氏名又は名称】 井上 一

    【電話番号】 03-5397-0891

【選任した代理人】

    【識別番号】 100090387

    【弁理士】

    【氏名又は名称】 布施 行夫

    【電話番号】 03-5397-0891

【選任した代理人】

    【識別番号】 100090398

    【弁理士】

    【氏名又は名称】 大淵 美千栄

    【電話番号】 03-5397-0891

## 【手数料の表示】

【予納台帳番号】 039491

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9402500

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 配線基板、電気光学装置及び電子機器

【特許請求の範囲】

【請求項 1】 基板と、

前記基板の上方に設けられ、複数の領域を区画するためのバンクと、

前記バンクと前記基板との間に並列して形成された導電層並びに第 1 及び第 2 の配線と、

を有し、

前記第 1 の配線は、前記第 2 の配線よりも前記基板に近い位置に形成され、前記第 1 及び第 2 の配線は、幅方向にずれるように配置され、

前記導電層は、前記第 2 の配線よりも前記基板に近い位置に形成され、前記導電層及び前記第 2 の配線は、幅方向にずれるように配置され、

前記導電層及び前記第 1 の配線は、それぞれ、反対の幅方向に前記第 2 の配線からはみ出す部分を有するように配置されてなる配線基板。

【請求項 2】 請求項 1 記載の配線基板において、

前記導電層が前記第 2 の配線からはみ出す長さと、前記第 1 の配線が前記第 2 の配線からはみ出す長さと、が等しい配線基板。

【請求項 3】 請求項 1 又は請求項 2 記載の配線基板において、

前記導電層は、キャパシタの一方の電極である配線基板。

【請求項 4】 請求項 1 から請求項 3 のいずれかに記載の配線基板において

、  
前記第 1 及び第 2 の配線は、それぞれ、信号線及び電源線である配線基板。

【請求項 5】 請求項 1 から請求項 4 のいずれかに記載の配線基板において

、  
前記第 1 の配線は、第 1 の駆動回路の一部を構成し、

前記導電層及び前記第 2 の配線は、第 2 の駆動回路の一部を構成する配線基板

。

【請求項 6】 請求項 1 から請求項 5 のいずれかに記載の配線基板と、

前記配線基板の前記バンクによって区画された前記複数の領域の各々に配置された機能層と、

を含む電気光学装置。

【請求項 7】 請求項 6 に記載の電気光学装置を備えた電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、配線基板、電気光学装置及び電子機器に関する。

【0002】

【発明の背景】

エレクトロルミネセンスパネルでは、隣同士の発光層を区画するためにバンクが形成される。バンクの下には、配線が形成されることがある。2つの配線を、できるだけ離して配置するために、異なる高さであって多少でもずれた位置に配置すると、その上に形成するバンクが左右非対象となる。その結果、バンクの傾斜が左右非対称になるので、各発光層の膜厚が不均一になることがあった。このことは、エレクトロルミネセンスパネルに限らず、複数の機能層を区画するためのバンクを形成し、バンクの下に複数の配線が通る構造を有する装置に該当することである。

【0003】

本発明の目的は、バンクの左右非対称性を減らすことにある。

【0004】

【特許文献 1】

特開平 11-24606 号公報

【0005】

【課題を解決するための手段】

(1) 本発明に係る配線基板は、基板と、

前記基板の上方に設けられ、複数の領域を区画するためのバンクと、

前記バンクと前記基板との間に並列して形成された導電層並びに第 1 及び第 2 の配線と、

を有し、

前記第 1 の配線は、前記第 2 の配線よりも前記基板に近い位置に形成され、前記第 1 及び第 2 の配線は、幅方向にずれるように配置され、

前記導電層は、前記第 2 の配線よりも前記基板に近い位置に形成され、前記導電層及び前記第 2 の配線は、幅方向にずれるように配置され、

前記導電層及び前記第 1 の配線は、それぞれ、反対の幅方向に前記第 2 の配線からはみ出す部分を有するように配置されてなる。本発明によれば、第 2 の配線の両側から、導電層及び第 1 の配線がはみ出すので、その上のバンクの左右非対称性を減らすことができる。

(2) この配線基板において、

前記導電層が前記第 2 の配線からはみ出す長さと、前記第 1 の配線が前記第 2 の配線からはみ出す長さと、が等しくてもよい。

(3) この配線基板において、

前記導電層は、キャパシタの一方の電極であってもよい。

(4) この配線基板において、

前記第 1 及び第 2 の配線は、それぞれ、信号線及び電源線であってもよい。

(5) この配線基板において、

前記第 1 の配線は、第 1 の駆動回路の一部を構成し、

前記導電層及び前記第 2 の配線は、第 2 の駆動回路の一部を構成してもよい。

(6) 本発明に係る電気光学装置は、上記配線基板と、

前記配線基板の前記バンクによって区画された前記複数の領域の各々に配置された機能層と、

を含む。

(7) 本発明に係る電子機器は、上記電気光学装置を備えたものである。

#### 【0006】

#### 【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

#### 【0007】

図 1 は、本発明の実施の形態に係る電気光学装置を説明する図である。図 2 は

、図1のII-II線断面図である。電気光学装置1は、表示装置（例えば表示パネル）などの電気光学装置や記憶装置であってもよい。図1に示す電気光学装置1は、有機EL（Electroluminescence）装置（例えば有機ELパネル）である。電気光学装置1には、配線基板（例えばフレキシブル基板）2が取り付けられ、電氣的に接続されている。その取り付け及び電氣的接続には、異方性導電フィルムや異方性導電ペーストなどの異方性導電材料を使用してもよい。電氣的に接続とは、接触することを含む。このことは以下の説明でも同じである。配線基板2には、図示しない配線パターン及び端子が形成されている。配線基板2には、集積回路チップ（あるいは半導体チップ）3が実装されている。集積回路チップ3は、電源回路や制御回路等を有していてもよい。その実装には、TAB（Tape Automated Bonding）又はCOF（Chip On Film）を適用してもよく、そのパッケージ形態は、TCP（Tape Carrier Package）であってもよい。集積回路チップ3が実装された配線基板2を有する電気光学装置1を電子モジュール（例えば、液晶モジュールやELモジュール等の表示モジュール）とすることができる。

#### 【0008】

電気光学装置1は、基板10を有する。基板10は、リジッド基板（例えばガラス基板、シリコン基板）であってもよいし、フレキシブル基板（例えばフィルム基板）であってもよい。基板10は、光透過性を有していてもよいし、遮光性を有していてもよい。例えば、ボトムエミッション（又はバックエミッション）型の表示装置（例えば有機ELパネル）では、光透過性の基板10を使用し、基板10の側から光を取り出してもよい。トップエミッション型の有機ELパネルでは、遮光性の基板10を使用してもよい。なお、基板10は、プレート形状のものに限定されるものではなく、それ以外の形状であっても、他の部材を支持できるものを含む。

#### 【0009】

基板10は、動作領域（例えば表示領域）12を含む。動作領域12には、複数の（例えば、m行n列（例えばマトリクス状）の）画素が形成されていてもよい。カラー表示装置では、1つのカラー表示用画素が、複数のサブ画素（R、G、B）から構成されていてもよい。

## 【0010】

基板10には、1つ又は複数の駆動回路（例えば走査線駆動回路）14が設けられてもよい。駆動回路14は、動作領域12での動作（例えば表示動作）を駆動する。一对の駆動回路14が動作領域12の両隣に配置されていてもよい。基板10には、補助回路16が設けられてもよい。補助回路16は、動作領域12での動作（例えば表示動作）が正常になされるかどうかを検査するための検査回路であってもよいし、動作領域12での動作速度（表示速度）を速めるためのプリチャージ回路であってもよい。駆動回路14及び補助回路16の少なくとも一方は、基板10上にポリシリコン膜などを使用して形成されたものであってもよいし、基板10上に実装された集積回路チップであってもよい。なお、基板10の外部にある集積回路チップ3が、動作領域12での動作駆動を制御するようになっていてもよい。

## 【0011】

基板10には、複数の動作素子20が設けられている。複数の動作素子20が設けられた領域が動作領域12である。1つの画素（例えばサブ画素）に1つの動作素子20が設けられている。図2に示すように、複数の動作素子20は、複数の機能層22を有する。複数の機能層22は、複数の発光色（例えば赤、緑、青）の複数の発光層であってもよい。その場合、それぞれの機能層22は、いずれか1つの発光色の発光層である。機能層22としての発光層を構成する材料は、ポリマー系材料又は低分子系材料あるいは両者を複合的に用いた材料のいずれであってもよい。機能層22としての発光層は、電流が流れることで発光する。機能層22としての発光層は、発光色に応じて、発光効率が異なってもよい。

## 【0012】

動作素子20は、第1及び第2のバッファ層24、26の少なくとも一方を有していてもよい。第1のバッファ層24は、機能層22への正孔注入を安定化させる正孔注入層であってもよいし、正孔注入層を有していてもよい。第1のバッファ層24は、正孔輸送層を有していてもよい。正孔輸送層は、機能層22と正孔注入層との間に設けられてもよい。第2のバッファ層26は、機能層22への

電子注入を安定化させる電子注入層であってもよいし、電子注入層を有していてもよい。第2のバッファ層26は、電子輸送層を有していてもよい。電子輸送層は、機能層22と電子注入層との間に設けられてもよい。

#### 【0013】

隣同士の機能層22は、バンク30によって区画（電氣的に絶縁）されている。図3は、バンクの平面図である。バンク30は、複数の機能層22を区画するようになっている。バンク30は、格子状に形成されてもよい。バンク30は、それぞれの機能層22が形成される領域がくぼむように形成されている。バンク30は、樹脂で形成してもよい。

#### 【0014】

電気光学装置1は、複数の第1の電極32を有する。それぞれの第1の電極32は、いずれかの動作素子20に電気エネルギーを供給するためのものである。第1の電極32は、動作素子20（例えば第1のバッファ層24（例えば正孔注入層））に接触していてもよい。

#### 【0015】

電気光学装置1は、複数又は1つの第2の電極34を有する。第2の電極34は、動作素子20に電気エネルギーを供給するためのものである。第2の電極34は、動作素子20（例えば第2のバッファ層26（例えば電子注入層））に接触していてもよい。第2の電極34は、第1の電極32に対向する部分を有する。第2の電極34は、第1の電極32の上方に配置されてもよい。

#### 【0016】

基板10には、半導体膜40が形成されていてもよい。図4は、半導体膜の平面図である。半導体膜40は、半導体材料（例えばシリコン）で形成してもよい。半導体膜40は、単結晶、多結晶又は非晶質のいずれの構造を有していてもよい。半導体膜40は、公知の低温（例えば600℃以下）プロセスで形成された、いわゆる低温ポリシリコン膜であってもよい。半導体膜40は、ベース膜42を有する。ベース膜42には、N形又はP形の不純物が拡散されていてもよい。半導体膜40は、不純物拡散膜44を有する。不純物拡散膜44は、ベース膜42よりも高濃度の不純物が注入されていてもよい。不純物拡散膜44は、ベース

膜 42 の領域内に形成されている。不純物拡散膜 44 は、ベース膜 42 となる部分及び不純物拡散膜 44 となる部分を含む前駆膜に不純物を注入して形成してもよい。不純物拡散膜 44 の少なくとも一部は、MOS FET のソース又はドレインとなってもよいし、キャパシタ 88 (図 7 参照) などの電子部品の電極となってもよい。

#### 【0017】

電気光学装置 1 は、複数層からなる配線層を有する。図 5 は、複数層からなる配線層の 1 つの層に位置する配線パターンを説明する図である。配線パターン 50 は、絶縁層 (例えば、 $\text{SiO}_2$  等の酸化膜) 46 (図 2 参照) を介して、半導体膜 40 上に形成されていてもよい。配線パターン 50 は、導電層 52 を含む。導電層 52 は、絶縁層 46 を介して、半導体膜 40 (例えば、その不純物拡散膜 44) に対向するように形成されていてもよい。導電層 52 は、電氣的に複数の箇所を接続する配線であってもよいし、電極 (又は端子) であってもよいし、一部が配線であり他の一部が電極になっていてもよい。導電層 52 は、キャパシタ 88 (図 7 参照) の一方の電極であってもよい。導電層 52 は、図 2 及び図 3 に示すように、バンク 30 の下に形成されている。導電層 52 は、一対の機能層 22 の間に形成されている。表示装置においては、導電層 52 は画素間に形成されている。

#### 【0018】

配線パターン 50 は、第 1 の配線 54 を含む。第 1 の配線 54 は、導電層 52 と並んで延びていてもよい。第 1 の配線 54 は、図 2 及び図 3 に示すように、バンク 30 の下に形成されている。第 1 の配線 54 は、一対の機能層 22 の間を通るように形成されている。表示装置においては、第 1 の配線 54 は画素間を通る。第 1 の配線 54 は、その長さ方向において隣の第 1 の配線 54 と電氣的に接続されて、例えば、機能層 22 を駆動するための信号線を構成してもよい。

#### 【0019】

図 6 は、複数層からなる配線層の他の層に位置する配線パターンを説明する図である。上述した配線パターン 50 の上に、絶縁層 56 (図 2 参照) を介して、配線パターン 60 が形成されていてもよい。配線パターン 60 は、第 2 の配線 6

2を含む。第2の配線62は、図2及び図3に示すように、バンク30の下に形成されている。第2の配線62は、一对の機能層22の間を通るように形成されている。表示装置においては、第2の配線62は画素間を通る。第2の配線62は、機能層22を駆動するための電源線であってもよい。配線パターン60は、隣同士の第1の配線54を、その長さ方向に接続する配線64を有していてもよい。

#### 【0020】

図2に示すように、導電層52並びに第1及び第2の配線54、62は、バンク30の下に並列して形成されている。第1の配線54は、隣同士（並列する導電層52並びに第1及び第2の配線54、62を挟んで隣同士。以下、同様。）の機能層22、22の一方（例えば第1の機能層）の駆動回路の一部を構成し、導電層52は、隣同士の機能層22、22の他方（例えば第2の機能層）の駆動回路の一部を構成する。その場合、第2の配線62は、隣同士の機能層22、22の他方（例えば第2の機能層）の駆動回路の一部を構成する。並列する導電層52及び第2の配線62は、同じ機能層22の駆動回路の一部を構成する。

#### 【0021】

導電層52は、第2の配線62よりも低い（基板10に近い）位置に形成されている。第1の配線54は、第2の配線62よりも低い（基板10に近い）位置に形成されている。図2及び図3に示すように、第1及び第2の配線54、62は、幅方向にずれるように配置されている。導電層52及び第2の配線62は、幅方向にずれるように配置されている。導電層52及び第1の配線54は、それぞれ、反対の幅方向に第2の配線62からはみ出す部分を有するように配置されている。導電層52が第2の配線62からはみ出す長さ $L_1$ と、第1の配線54が第2の配線62からはみ出す長さ $L_2$ と、が等しくなってもよい。

#### 【0022】

例えば、第1及び第2の配線54、62が、図2において右揃いで配置されると、第2の配線62の右端の高さと、その右隣りに位置する絶縁層56の高さの差が大きくなってしまい、第2の配線62及び絶縁層56上の絶縁膜に比較的大きな凹凸ができることがある。本実施の形態によれば、第1及び第2の配線54

、62を幅方向にずらし、導電層52及び第2の配線62を幅方向にずらすことによって、第1及び第2の配線54、62並びに導電層52上の絶縁膜の凹凸を少なくすることができ、その結果、バンク30の左右非対称性を減らすことができる。

#### 【0023】

また、本実施の形態によれば、第2の配線62の両側から、導電層52及び第1の配線54がはみ出すので、その上のバンク30の左右非対称性を減らすことができる。その結果、機能層22の膜厚の不均一性を減らすことができる。また、導電層52の上方に第2の配線62を形成するので、第2の配線62を第1の配線54から離すことができる。そして、第1及び第2の配線54、62間に形成されるキャパシタを小さく、あるいは無くすことができる。

#### 【0024】

図1及び図2に示すように、電気光学装置1は、動作素子20の封止部材66を有する。動作素子20の少なくとも一部が水分や酸素等によって劣化しやすい場合には、封止部材66によって動作素子20を保護することができる。

#### 【0025】

図7は、本実施の形態に係る電気光学装置の動作を説明する回路図である。電気光学装置1は、図7に示す回路に対応する素子を有する。素子は、動作素子20ごとに設けられる。回路構成（素子の接続状態）は、図7に示す通りであり説明を省略する。本実施の形態では、第1の配線54には、信号電圧 $V_{data}$ が供給されるようになっている。信号電圧 $V_{data}$ は、動作素子20に供給する電流に応じた信号である。第2の配線62に電源電圧 $V_{dd}$ が供給される。配線（走査線）71、72には、相互に反対の選択信号が入力される。選択信号は、高電位のH信号又は低電位のL信号である。

#### 【0026】

プログラミング期間では、配線71にH信号が入力され、配線72にL信号が入力される。そして、スイッチング素子80がONになり、第1及び第2の配線54、62間の電位差に応じて、スイッチング素子80、86を通して電流が流れる。その電流に応じたスイッチング素子86の制御電圧（スイッチング素子8

6がMOSトランジスタである場合はゲート電圧)が、キャパシタ88に蓄えられる。なお、キャパシタ88は、図5に示すように、導電層52と、不純物拡散膜44と、両者間の絶縁層46と、を含む。

#### 【0027】

動作期間(例えば発光期間)では、配線71にL信号が入力され、配線72にH信号が入力される。そして、スイッチング素子80, 84はOFFになり、スイッチング素子82がONになる。その結果、プログラミング期間でキャパシタ88に蓄えられた電荷に応じた制御電圧(スイッチング素子86がMOSトランジスタである場合はゲート電圧)によってスイッチング素子86が制御(例えばON)され、制御電圧に応じた電流が、第2の配線62からスイッチング素子86, 82を通して、動作素子20(又は機能層22)を流れるようになっている。

#### 【0028】

本発明の実施の形態に係る電気光学装置を有する電子機器として、図8にはノート型パーソナルコンピュータ1000が示され、図9には携帯電話2000が示されている。

#### 【0029】

本発明は、上述した実施の形態に限定されるものではなく、種々の変形が可能である。例えば、本発明は、実施の形態で説明した構成と実質的に同一の構成(例えば、機能、方法及び結果が同一の構成、あるいは目的及び結果が同一の構成)を含む。また、本発明は、実施の形態で説明した構成の本質的でない部分を置き換えた構成を含む。また、本発明は、実施の形態で説明した構成と同一の作用効果を奏する構成又は同一の目的を達成することができる構成を含む。また、本発明は、実施の形態で説明した構成に公知技術を付加した構成を含む。

#### 【図面の簡単な説明】

【図1】 図1は、本発明の実施の形態に係る電気光学装置を説明する図である。

【図2】 図2は、図1のII-II線断面図である。

【図3】 図3は、バンクの平面図である。

【図 4】 図 4 は、半導体膜を示す図である。

【図 5】 図 5 は、複数層からなる配線層の 1 つの層に位置する配線パターンを説明する図である。

【図 6】 図 6 は、複数層からなる配線層の他の層に位置する配線パターンを説明する図である。

【図 7】 図 7 は、本発明の実施の形態に係る電気光学装置の動作を説明する回路図である。

【図 8】 図 8 は、本発明の実施の形態に係る電子機器を示す図である。

【図 9】 図 9 は、本発明の実施の形態に係る電子機器を示す図である。

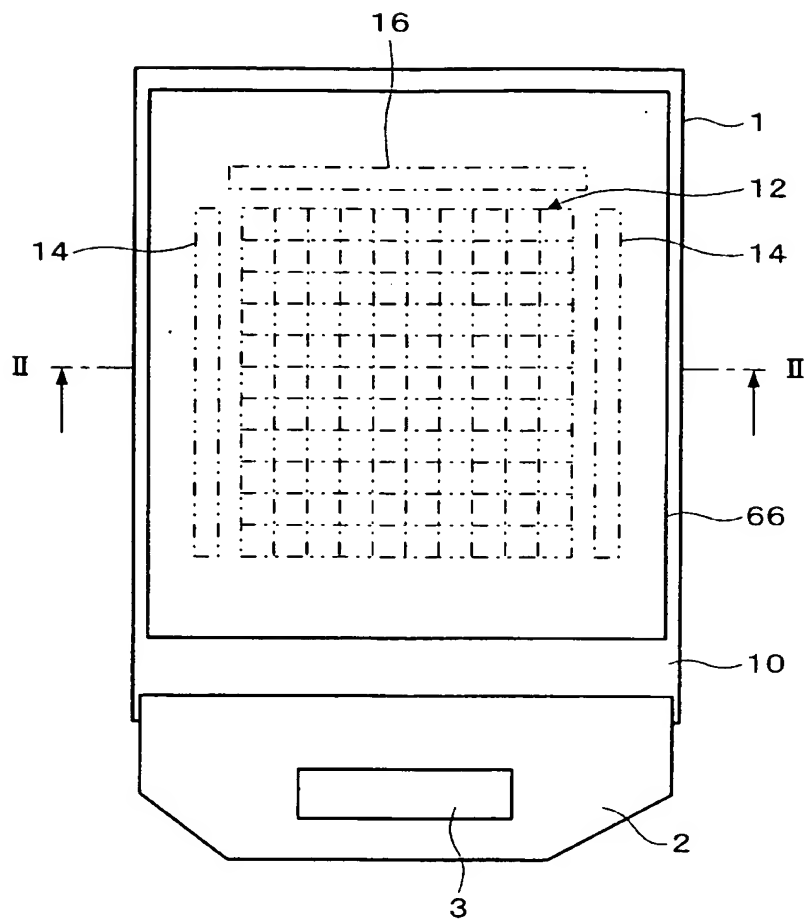
【符号の説明】

1 電気光学装置、 2 配線基板、 3 集積回路チップ、 10 基板、  
12 動作領域、 14 駆動回路、 16 補助回路、 20 動作素子、  
22 機能層、 24 第 1 のバッファ層、 26 第 2 のバッファ層、 3  
0 バンク、 32 第 1 の電極、 34 第 2 の電極、 40 半導体膜、  
42 ベース膜、 44 不純物拡散膜、 46 絶縁層、 50 配線パター  
ン、 52 導電層、 54 第 1 の配線、 60 配線パターン、 62 第  
2 の配線、 64 配線、 66 封止部材、 71 配線、 72 配線、  
80, 82, 84, 86 スイッチング素子、 88 キャパシタ

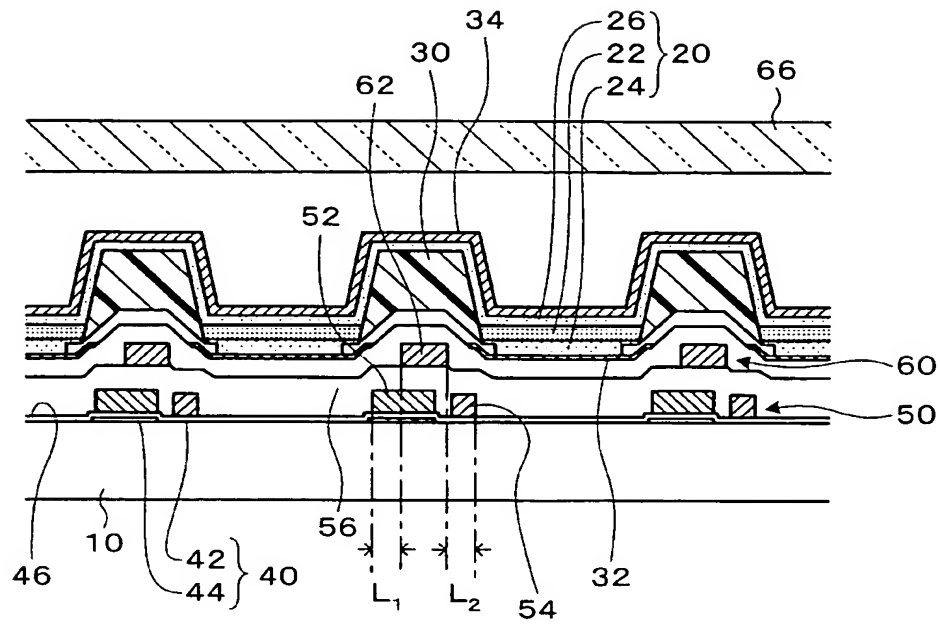
【書類名】

図面

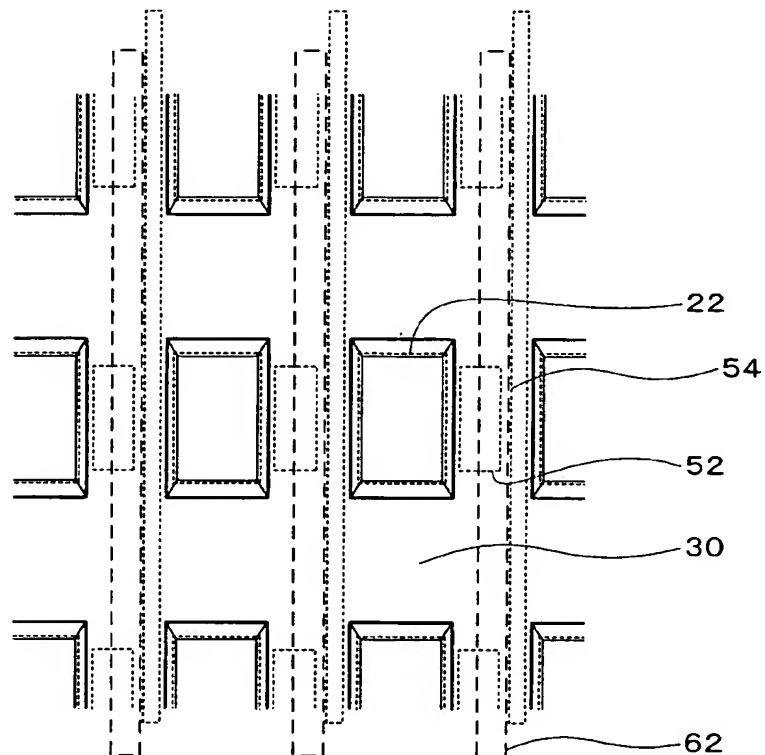
【図 1】



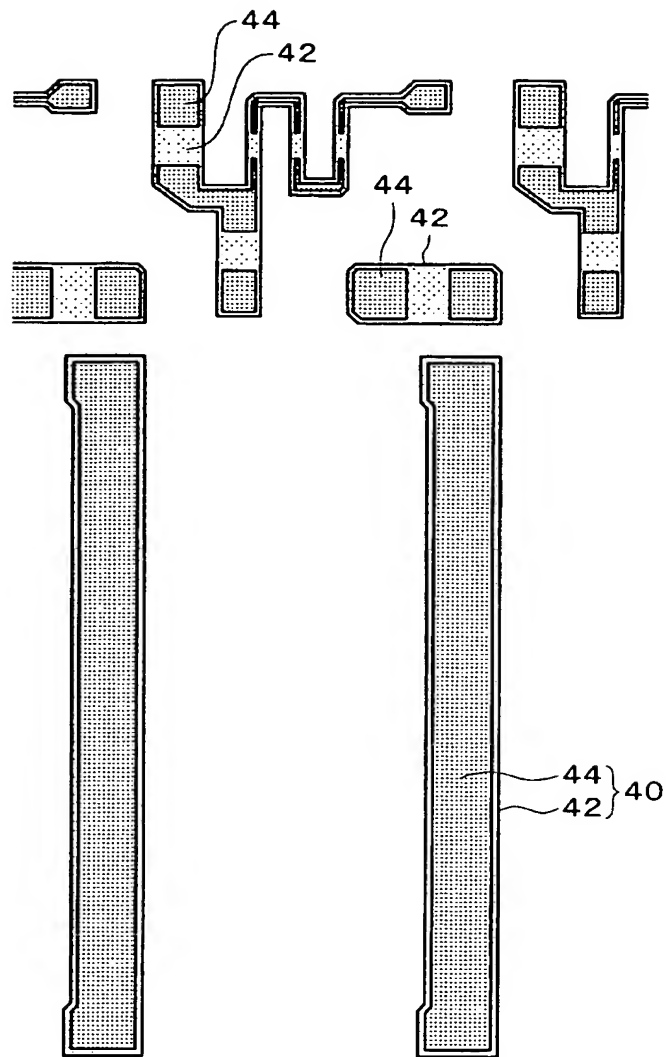
【図 2】



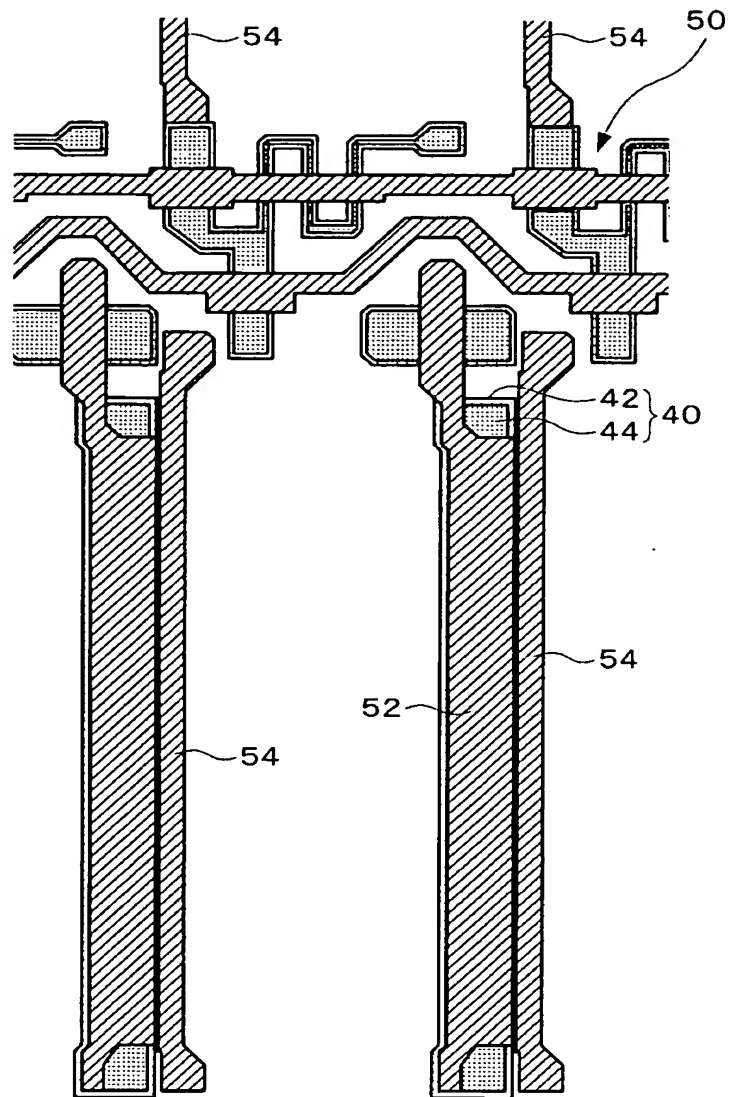
【図 3】



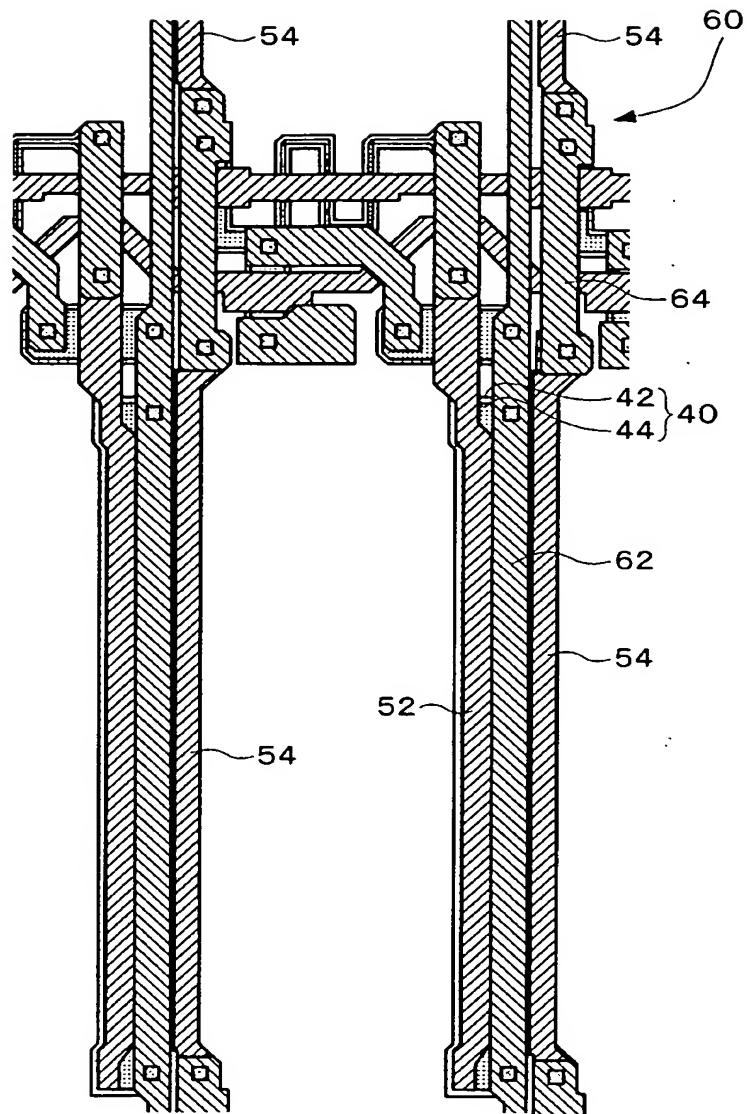
【図 4】



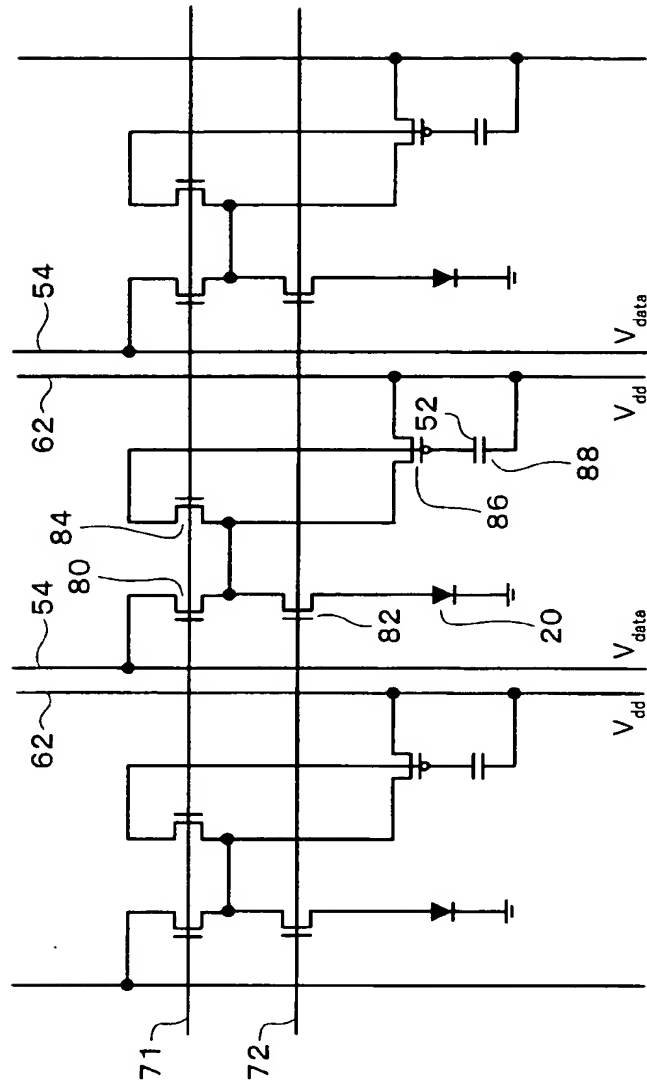
【図 5】



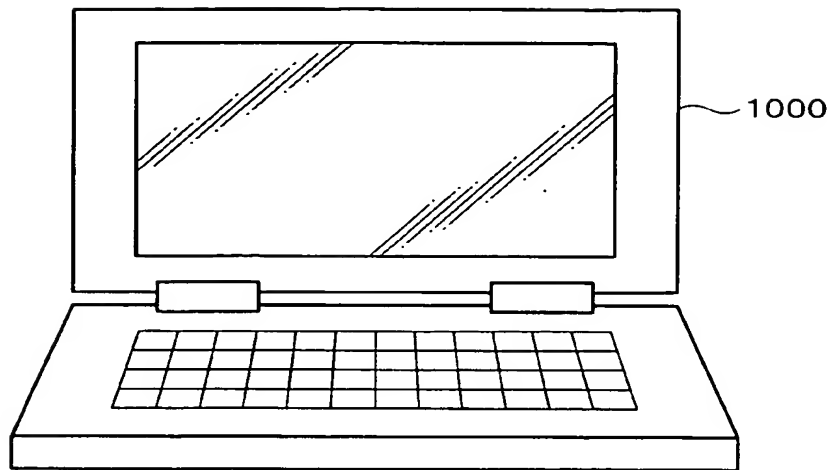
【図 6】



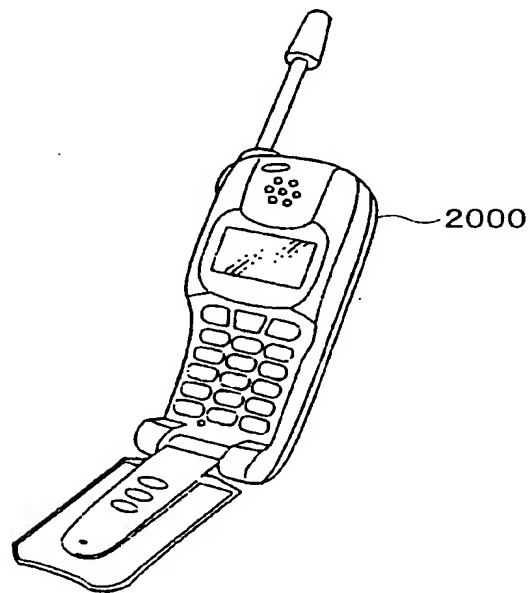
【図 7】



【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】 本発明の目的は、バンクの左右非対称性を減らすことにある。

【解決手段】 配線基板は、基板 1 0 と、基板 1 0 の上方に設けられ複数の領域を区画するためのバンク 3 0 と、バンク 3 0 と基板 1 0 との間に並列して形成された導電層 5 2 並びに第 1 及び第 2 の配線 5 4, 6 2 と、を有する。第 1 の配線 5 4 は、第 2 の配線 6 2 よりも基板 1 0 に近い位置に形成されている。第 1 及び第 2 の配線 5 4, 6 2 は、幅方向にずれるように配置されている。導電層 5 2 は、第 2 の配線 6 2 よりも基板 1 0 に近い位置に形成されている。導電層 5 2 及び第 2 の配線 6 2 は、幅方向にずれるように配置されている。導電層 5 2 及び第 1 の配線 5 4 は、それぞれ、反対の幅方向に第 2 の配線 6 2 からはみ出す部分を有するように配置されてなる。

【選択図】 図 2

特願 2 0 0 3 - 0 2 9 6 5 6

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 2 3 6 9 ]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社